

2002P77322



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 Off nlegungsschrift
10 DE 197 55 259 A 1

51 Int. Cl.⁶:
G 06 F 9/44
G 05 B 15/02
G 06 F 1/00

21 Aktenzeichen: 197 55 259.5
22 Anmeldetag: 12. 12. 97
43 Offenlegungstag: 17. 6. 99

DE 197 55 259 A 1

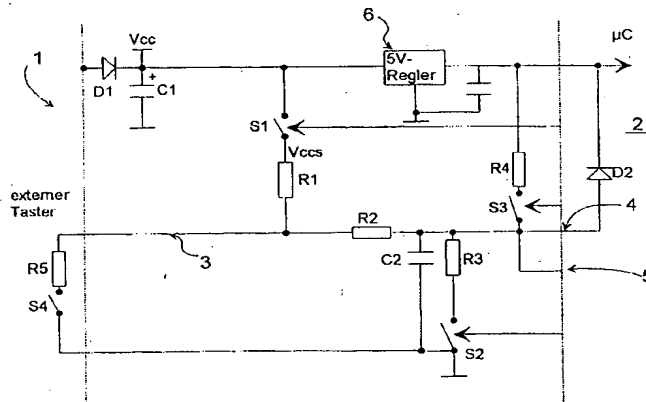
71 Anmelder:
Leopold Kostal GmbH & Co KG, 58507
Lüdenscheid, DE
74 Vertreter:
Patentanwälte Schröter und Haverkamp, 58636
Iserlohn

72 Erfinder:
Huckfeldt, Olaf, Dipl.-Ing., 58097 Hagen, DE;
Delwig, Jörg, Dipl.-Ing., 58809 Neuenrade, DE;
Stratmann, Volker, Dipl.-Ing., 58239 Schwerte, DE
56 Für die Beurteilung der Patentfähigkeit in Betracht
zu ziehende Druckschriften:
DE 37 39 227 C2
DE 39 26 178 A1
EP 07 44 322 A1
JP Patents Abstracts of Japan:
62-187905 A, P-663, Feb. 6, 1988, Vol. 12, No. 42;
07044209 A;
07044211 A;
08241205 A;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

54 Elektronische Schaltungsanordnung zum Beaufschlagen eines Mikroprozesses mit Weck- und Aktionssignalen

57 Eine elektronische Schaltungsanordnung 1 zum Beaufschlagen eines Mikroprozessors 2 mit Weck- und Aktions-
signalen umfaßt zumindest einen der Schaltungsan-
ordnung 1 zugeordneten externen Schalter S4 zum Erzeugen
des oder der Signale, welche Schaltungsanordnung 1 einen
Ruhemodus-Schaltkreis zum Generieren eines einen
Wake-up-Interrupt auslösenden Wecksignals, wenn der
Mikroprozessor 2 von einem Ruhemodus in einen Arbeits-
modus gebracht werden soll, und einen Arbeitsmo-
dus-Schaltkreis zum Generieren von Aktionssignalen auf-
weist, wobei der Ruhemodus-Schaltkreis an einem weck-
fähigen Digitaleingang 4 und der Arbeitsmodus-Schalt-
kreis an einem Analogeingang 5 des Mikroprozessors 2
anliegen und wobei beiden Schaltkreisen der zumindest
eine externe Schalter S4 zugeordnet ist, welche Schal-
tungsanordnung Schaltmittel S1, S2, S3 aufweist, mit de-
nen die Schaltungsanordnung 1 in Abhängigkeit von dem
Betriebsmodus des Mikroprozessors (Ruhemodus oder
Arbeitsmodus) zwischen einem Betrieb des Ruhemodus-
schaltkreises und des Arbeitsmodus-Schaltkreises bei Ab-
schaltung des jeweilig anderen Schaltkreises schaltbar
ist, wobei der weckfähige Eingang 4 des Mikroprozessors
2 unter Verwendung einer Schwellspannung oder eines
Schwellspannungsintervalls dergestalt konfiguriert ist,
daß dieser einen Wake-up-Interrupt erzeugt, wenn das
Wecksignal einem der logischen Operatoren 0 oder 1 ent-
spricht, wobei der logische Operator 0 einer Spannung
kleiner einer Schwellspannung und der logische Operator
1 einer ...



DE 197 55 259 A 1

Beschreibung

Die Erfindung bezieht sich auf das Gebiet von elektronischen Schaltungsanordnungen, mit denen Mikroprozessoren mit Weck- und Aktionssignalen beaufschlagt werden.

Es ist bekannt, daß Mikroprozessoren zur Steuerung verschiedenster Aktoren verwendet werden. Insbesondere werden Mikroprozessoren auch im Kraftfahrzeugbereich für Steuerungszwecke eingesetzt, die auch bei abgeschaltetem Motor funktionstüchtig sein müssen. Ein solches Steuergerät ist beispielsweise ein Türsteuergerät. Damit die Belastung der Kraftfahrzeugbatterie durch derartige Mikroprozessor enthaltende Steuergeräte reduziert wird, ist vorgeschlagen worden, den Mikroprozessor zwischen einem Ruhemodus und einem Arbeitsmodus toggeln zu lassen. Dies kann durch Verwendung einer entsprechenden Überwachungseinrichtung – eines sogenannten Watchdogs – herbeigeführt werden. Es ist verständlich, daß in denjenigen Zeitabschnitten, in denen sich der Mikroprozessor im Ruhemodus befindet, ein sehr viel geringer Strom verbraucht wird als in denjenigen Zeitabschnitten, in denen sich der Mikroprozessor im Arbeitsmodus befindet. Schaltungstechnisch bedingt fließen jedoch in der eingangsseitig dem Mikroprozessor vorgeschalteten Schaltungsanordnung ungenutzte Querströme, die auch im Ruhemodus die Batterie belasten.

Befindet sich der Mikroprozessor im Arbeitsmodus, werden von diesem die entsprechenden Eingänge, an denen Aktionssignale anliegen können, abgefragt. Liegt kein Aktionssignal an einem dieser Eingänge an, schaltet der Mikroprozessor wieder in den Ruhemodus. Folglich kann ein Aktionssignal den Mikroprozessor nur dann zur gewünschten Aktion veranlassen, wenn sich dieser zufällig im Arbeitsmodus befindet. Damit die gewünschte Steuerung nicht erst nach unnötigem Zuwarten nach Erzeugen eines Aktionssignales von einem Benutzer erfolgt, muß der Toggelbetrieb zwischen dem Ruhemodus und dem Arbeitsmodus des Mikroprozessors so ausgelegt sein, daß etwa alle 80 bis 100 ms ein Moduswechsel herbeigeführt wird. Verzögerungen von mehr als 100 ms können von einem Benutzer erfaßt und als unangenehm empfunden werden. Bei der Einstellung einer solchen Schaltungsanordnung ist ebenfalls die notwendige Einschwingdauer des Taktgebers des Mikroprozessors zu berücksichtigen, welches Einschwingen üblicherweise eine Zeitspanne zwischen 5 ms und 20 ms einnimmt.

Dieser Toggelbetrieb führt zwar zu einer Stromersparnis gegenüber solchen Schaltungsanordnungen, die nicht zwischen einem Ruhemodus und einem Arbeitsmodus toggeln, jedoch wird der Mikroprozessor sehr häufig in den Arbeitsmodus gebracht, ohne daß tatsächlich eine Steueraktion auszuführen wäre.

Ausgehend von diesem diskutierten Stand der Technik liegt der Erfindung daher die Aufgabe zugrunde, eine elektronische Schaltungsanordnung zur Beaufschlagung eines Mikroprozessors mit Weck- und Aktionssignalen bereitzustellen, mit der eine gegenüber dem aufgezeigten Stand der Technik weitere Stromersparnis möglich ist.

Diese Aufgabe wird erfindungsgemäß durch eine elektronische Schaltungsanordnung zum Beaufschlagen eines Mikroprozessors mit Weck- und Aktionssignalen umfassend zumindest einen der Schaltungsanordnung zugeordneten externen Schalter zum Erzeugen des oder der Signale, welche Schaltungsanordnung einen Ruhemodus Schaltkreis zum Generieren eines einen Wake-up-Interrupt auslösenden Wecksignales, wenn der Mikroprozessor von einem Ruhemodus in einen Arbeitsmodus gebracht werden soll, und einen Arbeitsmodus Schaltkreis zum Generieren von Aktionssignalen aufweist, wobei der Ruhemodus Schaltkreis an einem weckfähigen Digitaleingang und der Arbeitsmodus Schaltkreis an

einem Analogeingang des Mikroprozessors anliegen und wobei beiden Schaltkreisen der zumindest eine externe Schalter zugeordnet ist, welche Schaltungsanordnung Schaltmittel aufweist, mit denen die Schaltungsanordnung in Abhängigkeit von dem Betriebsmodus des Mikroprozessors (Ruhemodus oder Arbeitsmodus) zwischen einem Betrieb des Ruhemodus Schaltkreises und des Arbeitsmodus Schaltkreises bei Abschaltung des jeweilig anderen Schaltkreises schaltbar ist, wobei der weckfähige Eingang des Mikroprozessors unter Verwendung einer vorbestimmten Schwellspannung oder eines Schwellspannungsintervalls dergestalt konfiguriert ist, daß dieser einen Wake-up-Interrupt erzeugt, wenn das Wecksignal einem der logischen Operatoren 0 oder 1 entspricht, wobei der logische Operator 0 einer Spannung kleiner einer Schwellspannung und der logische Operator 1 einer Spannung größer einer Schwellspannung entspricht, gelöst.

Mit der erfindungsgemäßen Schaltungsanordnung wird an dem weckfähigen Digitaleingang des Mikroprozessors nur dann ein Wake-up-Interrupt generiert, wenn tatsächlich Funktionen von dem Mikroprozessor übernommen oder ausgeführt werden sollen. Entsprechend erfolgt ein Stromverbrauch nur dann, wenn tatsächlich die Betriebsbereitschaft des Mikroprozessors benötigt wird. Zur Vermeidung eines Fließens von unerwünschten Querströmen im Ruhemodus sieht die Schaltungsanordnung einen Ruhemodus Schaltkreis und einen Arbeitsmodus Schaltkreis vor, wobei im Ruhemodus ein Stromfluß im Arbeitsmodus Schaltkreis durch Anordnen geeigneter Schaltmittel unterbrochen ist. Folglich fließen keine Querströme. Umgekehrt ist im Arbeitsmodus der Ruhemodus Schaltkreis unterbrochen.

Darüber hinaus macht sich die Erfindung zu Nutze, daß der weckfähige Eingang des Mikroprozessors dergestalt konfigurierbar ist, daß ein Wake-up-Interrupt in Abhängigkeit von der vorgenommenen Konfiguration erzeugt werden kann, wenn nämlich das Wecksignal einem der logischen Operatoren 0 oder 1 entspricht. Zu diesem Zweck ist der weckfähige Eingang des Mikroprozessors zweckmäßigerweise dergestalt konfiguriert, daß vorbestimmte Schwellspannungen die logischen Operatoren voneinander trennen, wobei der logische Operator 0 einer Spannung kleiner der unteren Schwellspannung und der logische Operator 1 einer Spannung größer der oberen Schwellspannung entsprechen. Es kann jedoch auch vorgesehen sein, anstelle des beschriebenen Schwellspannungsintervalls mit einer unteren Schwellspannung und einer oberen Schwellspannung eine einzige Schwellspannung zu definieren, die zur Trennung des logischen Operators 0 und des logischen Operators 1 vorgesehen ist. Im Ruhemodus liegt an dem weckfähigen Eingang sodann eine Spannung an, die keinen Wake-up-Interrupt erzeugt. Erst wenn durch Betätigung des externen Schalters über den Mikroprozessor eine Aktion ausgelöst oder gesteuert werden soll, erfolgt je nach Konfiguration des Mikroprozessoreinganges ein entsprechender Spannungsanstieg oder ein entsprechender Spannungsabfall als Trigger, damit durch die nunmehr geänderte anliegende Spannung der gewünschte Wake-up-Interrupt herbeigeführt wird.

In einer besonders zweckmäßigen Ausführungsform ist vorgesehen, daß der Wake-up-Interrupt dann erzeugt wird, wenn an dem weckfähigen Mikroprozessoreingang der logische Operator 0 anliegt und somit der Wake-up-Interrupt durch einen an diesem Eingang anliegenden Spannungsabfall erzeugt wird. Ein solcher Spannungsabfall läßt sich beispielsweise dadurch realisieren, daß dem Ruhemodus Schaltkreis ein Pull-up-Widerstand zugeordnet ist, der über ein Schaltmittel an einen Stromversorgungsregler angeschlossen ist. Entsprechend liegt an dem weckfähigen Eingang des Mikroprozessors die von dem Spannungsregler zur Verfü-

gung gestellte Spannung an. Über eine Steuerleitung ist der externe Schalter ebenfalls mit dem weckfähigen Eingang des Mikroprozessors verbunden. In dieser Steuerleitung ist ein Widerstand eingeschaltet, so daß dieser mit dem Pull-up-Widerstand und der an dem weckfähigen Eingang des Mikroprozessors anliegenden Steuerleitung ein Spannungsteiler gebildet ist. Eine Schalterbetätigung schließt nunmehr den Ruhemodusschaltkreis, so daß durch den Pull-up-Widerstand und den in der Steuerleitung angeordneten Widerstand der Spannungsteiler wirksam ist, so daß im Mikroprozessor Eingang ein Spannungsabfall unter die Schwellspannung erfolgt. Dies triggert als logischer Operator 0 den Wake-up-Interrupt des Mikroprozessors.

Ist der Taktgeber des Mikroprozessors eingeschwenkt und stabil, wird das dem Pull-up-Widerstand zugeordnete Schaltmittel geöffnet und das bzw. die zur Abschaltung des Arbeitsmodusschaltkreises vorgesehenen Schaltmittel geschlossen. Die durch das Geschlossenbleiben des externen Schaltmittels oder auch durch erneutes oder weiteres Betätigen desselben erzeugten Aktionssignale beaufschlagen den Analogeingang des Mikroprozessors, der aufgrund des nunmehr zur Verfügung stehenden AD-Wandlers funktionsfähig ist.

Bevorzugt ist eine Schaltungsanordnung, bei der Teile sowohl für den Betrieb des Ruhemodusschaltkreises als auch für denjenigen des Arbeitsmodusschaltkreises vorgesehen sind. Zweckmäßigerweise verfügen beide Schaltkreise über eine gemeinsame, die zusammengeschalteten Eingänge des Mikroprozessors beaufschlagende Steuerleitung, in die auch der externe Schalter eingebunden ist. Diese Ausgestaltungen führen sowohl zu einer schaltungstechnischen Platzersparnis als auch zu einem minimalen Einsatz an Bauelementen. Überdies werden für eine solche Schaltungsanordnung nur elektronische Bauelemente der einfachsten Art benötigt.

Weitere Vorteile und Ausgestaltungen der Erfindung sind Bestandteil der übrigen Unteransprüche sowie der nachfolgenden Beschreibung eines Ausführungsbeispiels. Es zeigen:

Fig. 1 Eine elektronische Schaltungsanordnung zum Beaufschlagen eines Mikroprozessors mit Weck- und Aktionssignalen umfassend einen Ruhemodusschaltkreis und einen Arbeitsmodusschaltkreis,

Fig. 2 der Ruhemodusschaltkreis der Schaltungsanordnung der Fig. 1 und

Fig. 3 der Arbeitsmodusschaltkreis der Schaltungsanordnung der Fig. 1.

Die in **Fig. 1** gezeigte Schaltungsanordnung 1 dient zum Generieren von Weck- und Aktionssignalen zur Steuerung eines nicht näher dargestellten Mikroprozessors 2. Der Schaltungsanordnung 1 ist ferner ein externer Schalter S4 zugeordnet, durch den sowohl das Wecksignal als auch ein oder mehrere Aktionssignale ausgelöst werden können. Der externe Schalter S4 ist als Taster ausgebildet, der über eine Steuerleitung 3 sowohl mit dem wake-up-fähigen Digitaleingang 4 als auch mit dem Analogeingang 5 des Mikroprozessors 2 verbunden ist. Der Digitaleingang 4 und der Analogeingang 5 sind in dem dargestellten Ausführungsbeispiel zusammengeschaltet. Ein solcher Stromfluß ist auch nicht zur Ruhebestromung bestimmter elektronischer Bauelemente notwendig. In der Steuerleitung 3 ist ein Widerstand R2 angeordnet. Die Schaltungsanordnung 1 umfaßt ferner einen Pull-up-Widerstand R4, der an den Ausgang eines Spannungsreglers 6 angeschlossen ist. Mit Hilfe eines Schaltmittels S3 ist der Pull-up-Widerstand R4 mit der Steuerleitung 3 verbindbar.

Da Mikroprozessoren oftmals über einen solchen Pull-up-Widerstand verfügen, der über ein Schaltmittel mit einem entsprechenden Mikroprozessor Eingang verbindbar ist, kön-

nen diese oftmals in einem Mikroprozessor ungenutzten Bauelemente für den erfindungsgemäßen Zweck verwendet werden. Ferner kann vorgesehen sein, daß ebenfalls das Schaltmittel S2 in dem Mikroprozessor 2 integriert ist. Durch solche Maßnahmen ist der Aufwand der verbleibenden Schaltungsanordnung entsprechend geringer.

Der Taster S4 ist ferner über einen weiteren Widerstand R1, der mittels eines weiteren Schaltmittels S1 zugeschaltet werden kann, bestrombar.

Bei dem in den Figuren dargestellten Ausführungsbeispiel ist der Taster S4 durch einen Widerstand R5 analog codiert. Damit im Ruhemodus der Schaltungsanordnung 1 bei ausgeschaltetem Arbeitsmodusschaltkreis keine Querströme fließen, ist ein weiteres Schaltmittel S2 vorgesehen. Für den Fall, daß anstelle des Tasters S4 ein nicht analog codiertes Eingangssignal bereitgestellt wird, kann das Schaltmittel S2 sowie der diesem zugeordnete Widerstand R3 entfallen.

Die in der Schaltungsanordnung 1 verwendeten Schaltmittel S1, S2, S3 werden mikroprozessorgesteuert in die eine oder andere Schaltstellung gebracht. Als Schaltmittel S1, S2, S3 werden bevorzugt Transistoren eingesetzt.

Für die Darstellung der Funktionsweise der Schaltungsanordnung 1 sei auf die **Fig. 2** und **3** verwiesen. **Fig. 2** zeigt die im Ruhemodus aktiven Schaltungselemente der Schaltungsanordnung 1 – den Ruhemodusschaltkreis. Diese Konfiguration wird dadurch erreicht, daß bevor der Mikroprozessor 2 von seinem Arbeitsmodus in den Ruhemodus übergeht, die Schaltmittel S1 und S2 geöffnet und das Schaltmittel S3 geschlossen wird. Aus der Schaltungsdarstellung der **Fig. 2** wird nun ersichtlich, daß bedingt durch die geöffneten Schalter S1, S2 keine Querströme von einer Stromquelle zur Masse hin fließen können. Durch Schließen des Schaltmittels S3 wird über den Pull-up-Widerstand R4 der Digitaleingang 4 des Mikroprozessors 2 mit der von dem Spannungsregler 6 zur Verfügung gestellten Spannung beaufschlagt. Bei einem Spannungsregler, der 5 V zur Verfügung stellt, liegen demnach an dem Digitaleingang 4 5 V an. Da der Digitaleingang 4 mit einer unteren Schwellspannung von 1,5 V konfiguriert ist, wobei ein Wake-up-Interrupt nur bei Spannungen kleiner 1,5 V herbeigeführt wird, verbleibt der Mikroprozessor 2 in dem Ruhemodus. Die gleichermaßen am mit dem Digitaleingang 4 zusammengeschalteten Analogeingang 5 anliegende Spannung führt, da der AD-Wandler des Mikroprozessors 2 im Ruhemodus nicht aktiv ist, zu keiner Reaktion des Mikroprozessors 2.

Die Bestromung des Tasters S4 erfolgt über den Widerstand R4, das Schaltmittel S3 und die Widerstände R2 und R5. Der Taster S4 wird ebenfalls mit der Spannung des Spannungsreglers 6, die auch an dem Digitaleingang 4 des Mikroprozessors 2 anliegt, bestromt. Daher kommt es auch durch die in dem Mikroprozessor 2 eingesetzte Diode D2 nicht zu unerwünschten Querströmen.

Zum Generieren eines Wake-up-Interrupts des Mikroprozessors 2 wird der Taster S4 betätigt (= geschlossen). Durch Schließen des Tasters S4 wird ein Stromfluß zur Masse hergestellt, so daß durch die Widerstände R4 und R2 zusammen mit dem für die Analogcodierung des Tasters S4 vorgesehenen Widerstand R5 ein aktiver Spannungsteiler gebildet ist. Folglich ist an dem Digitaleingang S4 des Mikroprozessors 2 ein Spannungsabfall feststellbar, der aufgrund der Dimensionierung der Widerstände R4, R2 und R5 so bemessen ist, daß dieser unter der Schwellspannung von 1,5 V liegt. Dieses Signal ist das Wecksignal und stellt den logischen Operator 0 dar, so daß nunmehr ein Wake-up-Interrupt des Mikroprozessors 2 herbeigeführt wird.

Ist der Mikroprozessor 2 betriebsbereit, wird das Schaltmittel S3 geöffnet und die Schaltmittel S1 und S2 geschlos-

sen. Diese den Arbeitsmodus bzw. den Arbeitsmodus Schaltkreis der Schaltungsanordnung 1 darstellende Situation ist in Fig. 3 gezeigt. Im Arbeitsmodus ist der Taster S4 über den Arbeitsmodus Schaltkreis und somit über den Widerstand R1 und den geschlossenen Schalter S1 bestromt. Da auch das Schaltmittel S2 geschlossen ist, sind die Widerstände R2 und R3 als Spannungsteiler für den Analogeingang 5 des Mikroprozessors 2 verschaltet. Tasterbetätigungen werden dann mittels des analogen Einganges eingelesen und ausgewertet. Ist die gewünschte Steuerung oder Aktion von dem Mikroprozessor 2 ausgeführt, schaltet dieser wieder in den Ruhemodus.

Es kann vorgesehen sein, im Ruhemodus das Schaltmittel S1 zyklisch zu schließen. Durch diese Maßnahme wird der Taster S4 zyklisch über den Widerstand R1 an die Betriebsspannung gelegt, was bei einer üblichen Dimensionierung der Widerstände R1 und R4, wobei R1 wesentlich kleiner als R4 ist, einen höheren Tasterstrom im Betätigungsfall bewirkt. Entsprechend können auch parasitäre Widerstände etwa durch Feuchtigkeit im Stecker niederohmig im Ruhemodus zyklisch an die Betriebsspannung gelegt werden.

Aus der Beschreibung der Erfindung wird deutlich, daß die beschriebene Schaltungsanordnung, insbesondere durch eine Verwendung von Spannungsteilern, nicht nur sehr einfach in ihrem Aufbau ist, sondern daß im Ruhemodus die Schaltungsanordnung 1 querstromfrei ist. Durch diese Maßnahmen wird eine Spannungsquelle, etwa eine Kraftfahrzeugbatterie tatsächlich nur dann belastet, wenn die Funktionsbereitschaft des Mikroprozessors 2 benötigt wird. Eine solche mikroprozessorgesteuerte Aktion erfolgt unmittelbar nach einem Einschwingen des Taktgebers und Auswerten des Aktionssignales, so daß die gewünschte Aktion für einen Benutzer ohne eine erfäßbare Verzögerung stattfindet.

Bezugszeichenliste

1 Schaltungsanordnung	
2 Mikroprozessor	
3 Steuerleitung	
4 Digitaleingang	40
5 Analogeingang	
6 Spannungsregler	
R1 Widerstand	
R2 Widerstand	
R3 Widerstand	45
R4 Pull-up-Widerstand	
R5 Widerstand zur Analogcodierung	
S1 Schaltmittel	
S2 Schaltmittel	
S3 Schaltmittel	50
S4 externer Schalter/Taster	

Patentansprüche

1. Elektronische Schaltungsanordnung zum Beaufschlagen eines Mikroprozessors (2) mit Weck- und Aktionssignalen umfassend zumindest einen der Schaltungsanordnung (1) zugeordneten externen Schalter (S4) zum Erzeugen des oder der Signale, welche Schaltungsanordnung (1) einen Ruhemodus Schaltkreis zum Generieren eines einen Wake-up-Interrupt auslösenden Wecksignales, wenn der Mikroprozessor (2) von einem Ruhemodus in einen Arbeitsmodus gebracht werden soll, und einen Arbeitsmodus Schaltkreis zum Generieren von Aktionssignalen aufweist, wobei der Ruhemodus Schaltkreis an einem weckfähigen Digitaleingang (4) und der Arbeitsmodus Schaltkreis an einem Analogeingang (5) des Mikroprozessors (2) anliegen und wo-

bei beiden Schaltkreisen der zumindest eine externe Schalter (S4) zugeordnet ist, welche Schaltungsanordnung (1) Schaltmittel (S1, S2, S3) aufweist, mit denen die Schaltungsanordnung (1) in Abhängigkeit von dem Betriebsmodus des Mikroprozessors (2) (Ruhemodus oder Arbeitsmodus) zwischen einem Betrieb des Ruhemodus Schaltkreises und des Arbeitsmodus Schaltkreises bei Abschaltung des jeweilig anderen Schaltkreises schaltbar ist, wobei der weckfähige Eingang (4) des Mikroprozessors (2) unter Verwendung einer vorbestimmten Schwellspannung oder eines Schwellspannungsintervalls dergestalt konfiguriert ist, daß dieser einen Wake-up-Interrupt erzeugt, wenn das Wecksignal einem der logischen Operatoren 0 oder 1 entspricht, wobei der logische Operator 0 einer Spannung kleiner einer Schwellspannung und der logische Operator 1 einer Spannung größer einer Schwellspannung entsprechen.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß Teile der Schaltungsanordnung (1) sowohl für den Betrieb des Ruhemodus Schaltkreises sowie für denjenigen des Arbeitsmodus Schaltkreises vorgesehen sind.

3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet, daß der Ruhemodus Schaltkreis und der Arbeitsmodus Schaltkreis über eine gemeinsame, den Mikroprozessor (2) beaufschlagende Steuerleitung (3) zur Verbindung des externen Schalters (S4) mit den zusammengeschalteten Digital- und Analogeingang (4, 5) des Mikroprozessors (2) verfügen.

4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der weckfähige Eingang (4) des Mikroprozessors (2) so konfiguriert ist, daß ein Wake-up-Interrupt generiert wird, wenn das Wecksignal dem logischen Operator 0 entspricht und daß dem Ruhemodus Schaltkreis ein Pull-up-Widerstand (R4) zugeordnet ist, der über ein Schaltmittel (S3) an einen Stromversorgungsregler (6) angeschlossen ist, so daß beim Betätigen (Schließen) des externen Schalters (S4) zum Generieren des Wecksignales an dem Digitaleingang (4) des Mikroprozessors (2) ein Spannungsabfall unterhalb einer der logischen Operatoren 0 und 1 trennende Schwellspannung eintritt.

5. Schaltungsanordnung nach Anspruch 4, dadurch gekennzeichnet, daß der Ruhemodus Schaltkreis einen mit seinem einen Ast am weckfähigen Eingang (4) des Mikroprozessors (2) angeschlossenen, einen Spannungsleiter darstellenden Teilschaltkreis umfaßt, der durch Betätigen des externen Schalters (S4) schließbar ist.

6. Schaltungsanordnung nach Anspruch 4, dadurch gekennzeichnet, daß die untere Schwellspannung größer 0 V und kleiner oder gleich 1,5 V ist.

7. Schaltungsanordnung nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß der Pull-up-Widerstand (R4) mit dem ihm zugeordneten Schaltmittel (S3) Teil des Mikroprozessors (2) ist.

8. Schaltungsanordnung nach Anspruch 4, 5 oder 7, dadurch gekennzeichnet, daß das Schaltmittel (S2) Teil des Mikroprozessors (2) ist.

9. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß die in der Schaltungsanordnung (1) verwendeten Schaltmittel Transistoren sind.

Hierzu 3 Seite(n) Zeichnungen

- Leerseite -

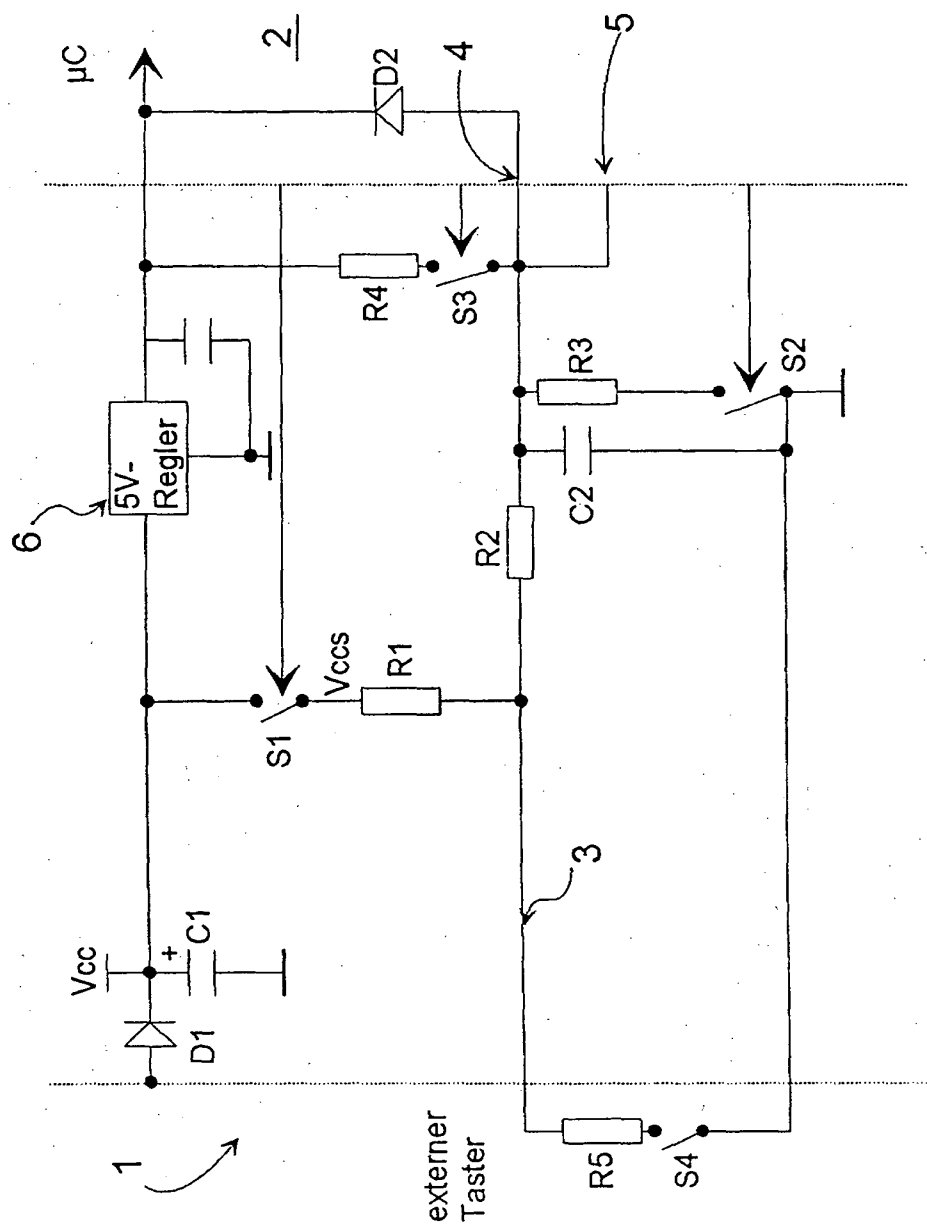


Fig. 1

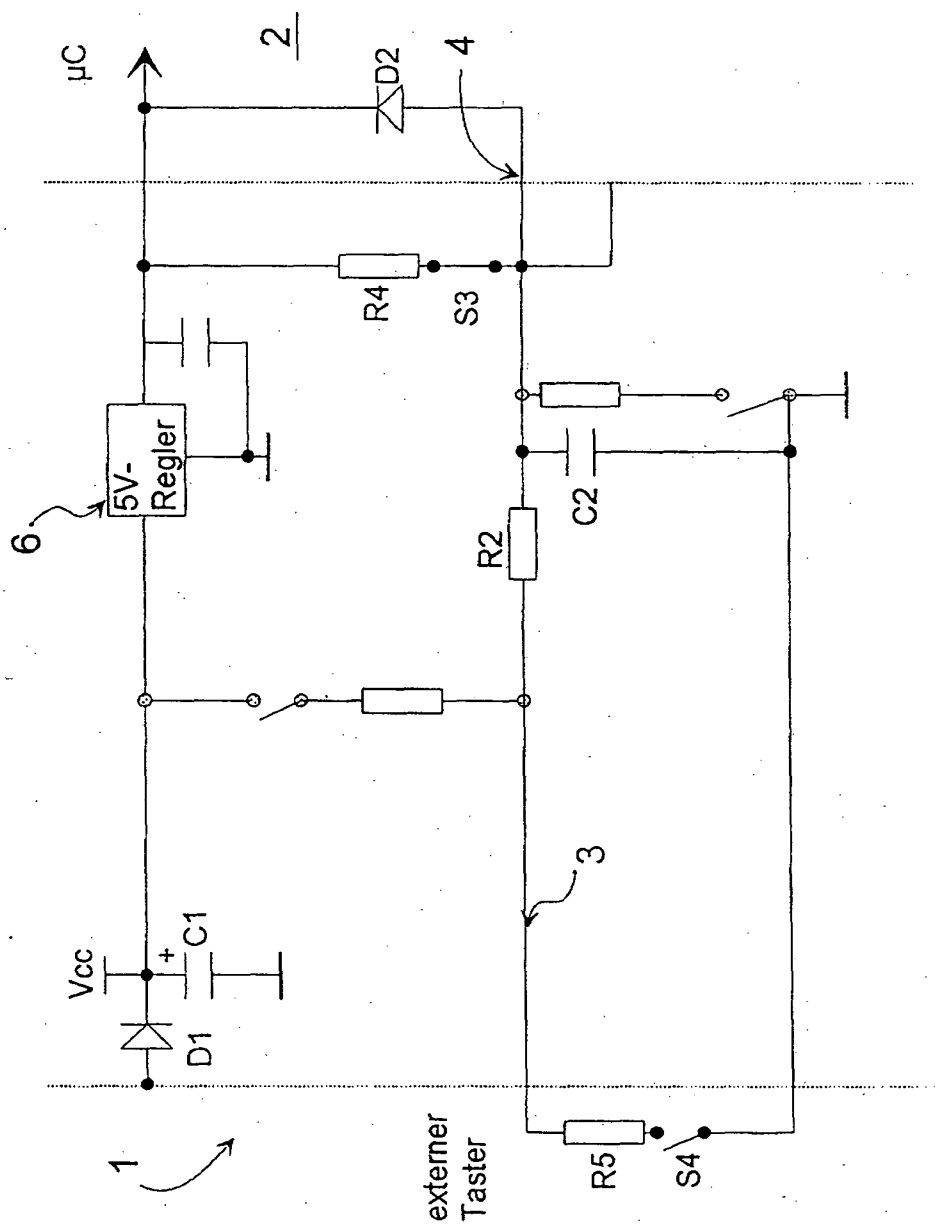


Fig. 2

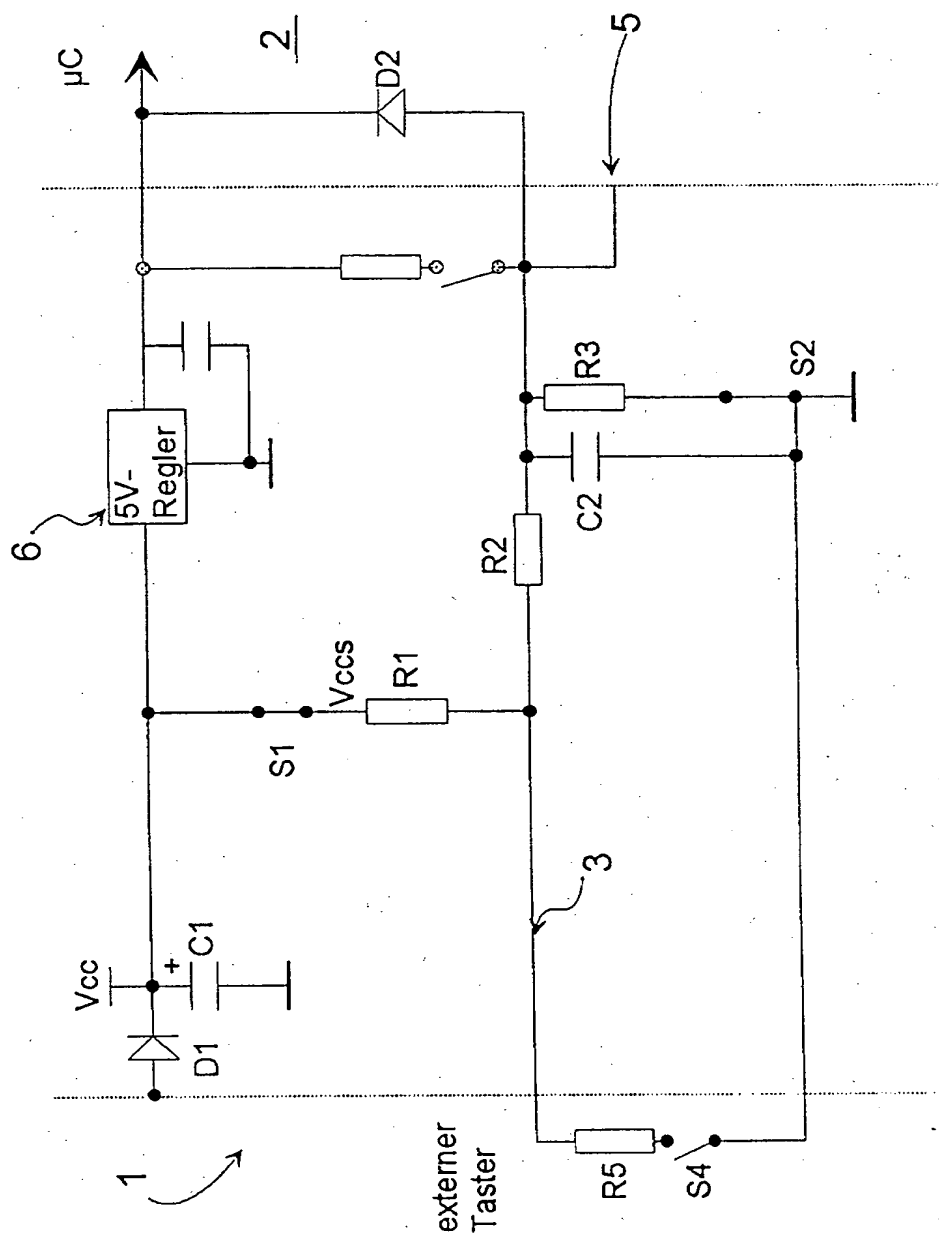


Fig. 3